

BEST AVAILABLE COPY

REC'D 12 MAR 2004

WIPO

PCT

PCT/KR 2004/000359

RO/KR 20.02.2004



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

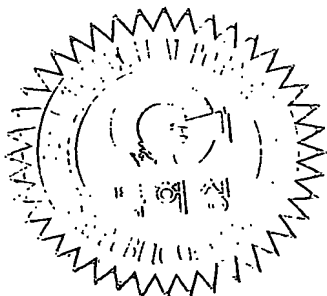
This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

출원 번호 : 10-2003-0011175
Application Number

출원 년 월 일 : 2003년 02월 22일
Date of Application FEB 22, 2003

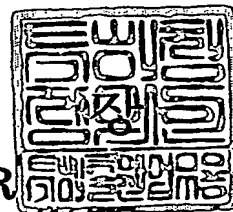
출원인 : 엘지이노텍 주식회사
Applicant(s) LG INNOTECH CO., LTD.



2004 년 02 월 20 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【제출일자】	2003.02.22
【국제특허분류】	H03F
【발명의 명칭】	슈미트 트리거 회로를 이용한 로직 저잡음 증폭회로 및 이의 증폭 방법
【발명의 영문명칭】	LOGIC LOW NOISE AMPLIFYING CIRCUIT FOR USING SUMMIT TRIGGER CIRCUIT AND METHOD FOR AMPLIFYING THEREOF
【출원인】	
【명칭】	엘지이노텍주식회사
【출원인코드】	1-1998-000285-5
【대리인】	
【성명】	김영철
【대리인코드】	9-1998-000101-9
【포괄위임등록번호】	1999-048404-3
【발명자】	
【성명의 국문표기】	김용규
【성명의 영문표기】	KIM,YONG KYU
【주민등록번호】	660106-1921115
【우편번호】	506-010
【주소】	광주광역시 광산구 송정동 금강아파트 103동 702호
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 김영철 (인)
【수수료】	
【기본출원료】	18 면 29,000 원
【가산출원료】	0 면 0 원
【우선권주장료】	0 건 0 원
【심사청구료】	6 항 301,000 원
【합계】	330,000 원

107-11175

출력 일자: 2004/3/2

【첨부서류】

1. 요약서·명세서(도면)_1통

【요약서】

【요약】

본 발명은 슈미트 트리거 회로를 이용한 로직 저잡음 증폭회로 및 이의 증폭 방법에 관한 것으로, 상세하게는 튜너에 있어서, 상기 저잡음 증폭회로는, 상기 AGC 디텍터로부터 출력되는 DC 입력 레벨과 기준 레벨을 비교하여 비교 결과에 따라 반전 신호를 출력하는 슈미트 트리거 회로부와, 상기 슈미트 트리거 회로부로부터 출력되는 신호에 따라 스위칭되어 약신호 입력시 상기 안테나를 통해 입력되는 RF 신호를 증폭시켜 상기 안테나에서 상기 입력 동조기로 직렬 연결된 제 1패스를 통해 출력하는 저잡음 증폭 회로부와, 상기 슈미트 트리거 회로부로부터 출력되는 신호에 따라 스위칭되어 강신호 입력시 상기 안테나를 통해 입력되는 RF 신호를 상기 안테나에서 상기 입력 동조기로 병렬 연결된 제 2패스를 통해 통과시키는 통과 회로부를 포함하는 것을 특징으로 한다.

따라서 상기와 같이 구성된 본 발명에 따르면 슈미트 트리거 회로의 히스테리시스 특성을 이용하여 강전계 신호 및 약전계 신호의 입력시에 모두 튜너의 RF 증폭기의 이득을 제어할 수 있도록 함으로써 강, 약전계 신호의 입력과 관계없이 최적의 수신 선택도를 가질 수 있다.

【대표도】

도 2

【색인어】

튜너, 저잡음 증폭기, AGC, 히스테리시스, 이득 제어

【명세서】

【발명의 명칭】

슈미트 트리거 회로를 이용한 로직 저잡음 증폭회로 및 이의 증폭 방법{LOGIC LOW NOISE AMPLIFYING CIRCUIT FOR USING SUMMIT TRIGGER CIRCUIT AND METHOD FOR AMPLIFYING THEREOF}

【도면의 간단한 설명】

도 1은 종래의 저잡음 증폭기가 사용된 튜너의 구성을 개략적으로 나타낸 블록도

도 2는 본 발명에 따른 슈미트 트리거 회로를 이용한 로직 저잡음 증폭회로의 구성을 나타낸 회로도

도 3은 본 발명에 따른 슈미트 트리거 회로를 이용한 로직 저잡음 증폭회로의 히스테리시스 특성 곡선을 나타낸 그래프

도 4는 본 발명에 따른 슈미트 트리거 회로를 이용한 로직 저잡음 증폭회로의 히스테리시스 곡선과 AGC 전압과의 동작 특성 곡선을 나타낸 그래프

도 5는 본 발명에 따른 슈미트 트리거 회로를 이용한 로직 저잡음 증폭회로의 특성 및 통과 특성 이득 곡선을 나타낸 그래프

<도면중 주요부분에 대한 부호의 설명>

2 : 입력 동조기 3 : RF 증폭기

8 : AGC 디텍터 110 : 슈미트 트리거 회로부

111 : 로직 IC 120 : 저잡음 증폭 회로부

130 : 통과 회로부 D1~D4 : 제 1~4다이오드

Q1, Q2 : 제 1, 2트랜지스터

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

- <12> 본 발명은 저잡음 증폭회로에 관한 것으로, 상세하게는 강전계 신호 및 약전계 신호의 입력시에 모두 튜너의 RF 증폭기의 이득을 제어할 수 있도록 하는 슈미트 트리거 회로를 이용한 로직 저잡음 증폭회로 및 이의 증폭 방법에 관한 것이다.
- <13> 일반적으로 RF 수신단에서 수신된 전력은 감쇠 및 잡음의 영향으로 인해 매우 낮은 전력 레벨을 갖고 있기 때문에 반드시 증폭이 필요한 데, 이미 외부에서 많은 잡음을 포함해서 수신된 신호이기 때문에 RF 수신단은 무엇보다도 잡음을 최소화하여 증폭하는 기능이 필요하다.
- <14> 이러한 기능을 충족시키기 위하여 저잡음 증폭기(LNA : Low Noise Amplifier)가 개발되었고, 이러한 저잡음 증폭기는 잡음 지수(Noise Figure)가 낮도록 동작점과 매칭포인트를 잡아서 설계된 증폭기이다.
- <15> 상기의 저잡음 증폭기가 사용된 튜너는 도 1에 도시된 바와 같이 트랜지스터 및 바이어스 회로로 이루어지며, 안테나(ANT)를 통해 유기되는 신호중 방송 신호, 즉 RF 신호만을 증폭하는 저잡음 증폭기(1)와, 저잡음 증폭기(1)를 통해 출력되는 RF 신호중 희망하는 대역의 신호를 동조시켜 출력하는 입력 동조기(2)와, 외부로부

터 입력되는 DC 전압의 크기에 따라 입력 동조기(2)를 통해 출력되는 RF 신호를 증폭시키는 RF 증폭기(3)와, RF 증폭기(3)를 통해 출력되는 RF 신호를 2차 동조시켜 출력하는 RF 동조기(4)와, 외부로부터 입력되는 발진 주파수와 RF 동조기(4)의 RF 신호를 혼합하여 IF 신호를 출력하는 믹서(5)와, 발진 주파수를 생성하여 믹서(5)로 출력하는 국부 발진기(6)와, 믹서(5)로부터 출력되는 IF 신호를 증폭하여 출력하는 IF 증폭기(7)와, IF 증폭기(7)로부터 출력되는 IF의 세기를 DC 전압으로 변환하여 출력하여 RF 증폭기(3)의 게인을 조절하는 AGC 디텍터(8)로 구성된다.

<16> 그러나 이러한 종래의 튜너는 입력 신호의 강, 약에 따라 RF 증폭기의 이득의 크기를 조정하여 원활한 수신이 이루어지도록 하고 있으나 동작 대역이 좁을 뿐만 아니라 문제가 되는 약전계 신호의 특성을 좋게 하기 위하여 저잡음 증폭기를 사용하게 되면 약전계 신호시의 특성은 다소 개선되나 동작 대역은 변하지 않기 때문에 강전계 신호에서는 큰 문제점을 노출하게 된다. 특히 저잡음 증폭기의 혼, 변조 특성에 의하여 다중 신호가 유입되는 경우 더욱 수신이 불가능하게 되며, 디지털 방송용 튜너의 경우는 그 특성에 따라 수신이 전혀 불가능한 문제점이 있다.

【발명이 이루고자 하는 기술적 과제】

<17> 따라서 본 발명의 목적은 상기와 같은 문제점을 해결하기 위한 것으로, 슈미트 트리거 회로의 히스테리시스 특성을 이용하여 강전계 신호 및 약전계 신호의 입력시에 모두 튜너의 RF 증폭기의 이득을 제어할 수 있도록 함으로써 강, 약전계 신호의 입력과 관계없이 최적의 수신 선택도를 가질 수 있도록 하는데 있다.

【발명의 구성 및 작용】

- <18> 상기와 같은 목적을 달성하기 위한 본 발명의 특징은,
- <19> 안테나와, 저잡음 증폭회로와, 입력 동조기와, RF 증폭기와, RF 동조기와, 믹서와, 국부 발진기와, IF 증폭기와, AGC 디텍터를 포함하는 튜너에 있어서,
- <20> 상기 저잡음 증폭회로는,
- <21> 상기 AGC 디텍터로부터 출력되는 DC 입력 레벨과 기준 레벨을 비교하여 비교 결과에 따라 반전 신호를 출력하는 슈미트 트리거 회로부와,
- <22> 상기 슈미트 트리거 회로부로부터 출력되는 신호에 따라 스위칭되어 약신호 입력시 상기 안테나를 통해 입력되는 RF 신호를 증폭시켜 상기 안테나에서 상기 입력 동조기로 직렬 연결된 제 1패스를 통해 출력하는 저잡음 증폭 회로부와,
- <23> 상기 슈미트 트리거 회로부로부터 출력되는 신호에 따라 스위칭되어 강신호 입력시 상기 안테나를 통해 입력되는 RF 신호를 상기 안테나에서 상기 입력 동조기로 병렬 연결된 제 2패스를 통해 통과시키는 통과 회로부를 포함하는 것을 특징으로 한다.
- <24> 여기에서 상기 슈미트 트리거 회로부는,
- <25> 상기 AGC 디텍터의 출력단에 입력단이 연결되어, 이로부터 출력되는 DC 입력 레벨과 기준 레벨을 비교하여 하이/로우 신호를 출력하는 로직 IC와,
- <26> 상기 로직 IC의 출력단에 베이스와 에미터가 연결되고, 그라운드에 컬렉터가 연결되어 상기 로직 IC의 출력 신호에 따라 스위칭되는 제 1트랜지스터를 포함한다.
- <27> 여기에서 또한 상기 로직 IC의 기준 레벨은,

- <28> 하이 신호 출력시의 기준 레벨과 로우 신호 출력시의 기준 레벨이 서로 다르되, 로우 신호의 출력시 기준 레벨이 하이 신호의 출력시 기준 레벨보다 높도록 하여 히스테리시스 특성을 가지도록 한다.
- <29> 여기에서 또 상기 저잡음 증폭 회로부는,
- <30> FET이고, 제 1패스에 게이트와 드레인이 각각 연결되고, 그라운드에 소스가 접지되며, 상기 제 1트랜지스터의 에미터에 게이트 및 드레인이 각각 병렬 연결되어 상기 제 1트랜지스터의 스위칭에 따라 동작되어 상기 안테나를 통해 입력되는 RF 신호를 증폭하여 출력하는 제 2트랜지스터와,
- <31> 상기 안테나와 상기 제 2트랜지스터의 게이트 사이에 캐소드와 애노드가 연결되어 상기 제 1트랜지스터의 스위칭에 따라 스위칭되는 제 1다이오드와,
- <32> 상기 제 1트랜지스터의 드레인과 상기 입력 동조기 사이에 캐소드와 애노드가 연결되어 상기 제 1트랜지스터의 스위칭에 따라 스위칭되는 제 2다이오드를 포함한다.
- <33> 여기에서 또 상기 통과 회로부는,
- <34> 상기 제 2패스와 상기 로직 IC의 연결 노드 사이에 캐소드와 애노드가 연결되어 상기 로직 IC의 출력 신호에 따라 스위칭되는 제 3다이오드와,
- <35> 상기 로직 IC의 연결 노드와 상기 입력 동조기 사이에 캐소드와 애노드가 연결되어 상기 로직 IC의 출력 신호에 따라 스위칭되는 제 4다이오드를 포함한다.
- <36> 본 발명의 다른 특징은,
- <37> 저잡음 증폭회로와, 입력 동조기와, RF 증폭기와, RF 동조기와, 믹서와, 국부 발진기와, IF 증폭기와, AGC 디텍터를 포함하는 튜너의 제어 방법에 있어서,

- <38> 상기 저잡음 증폭회로에서 상기 AGC 디텍터로부터 출력되는 DC 레벨과 기준 레벨을 비교하여 하이/로우 신호를 출력하되, 하이 신호 출력시의 기준 레벨과 로우 신호 출력시의 기준 레벨이 서로 다르고, 로우 신호의 출력시 기준 레벨이 하이 신호의 출력시 기준 레벨보다 높도록 하여 히스테리스 특성을 가지도록 하는 것을 특징으로 한다.
- <39> 이하, 본 발명에 의한 슈미트 트리거 회로를 이용한 로직 저잡음 증폭회로의 구성을 도 2 및 도 3을 참조하여 상세하게 설명하기로 한다.
- <40> 도 2는 본 발명에 따른 슈미트 트리거 회로를 이용한 로직 저잡음 증폭회로의 구성을 나타낸 회로도이고, 도 3은 본 발명에 따른 슈미트 트리거 회로를 이용한 로직 저잡음 증폭회로의 히스테리스 특성 곡성을 나타낸 그래프이다.
- <41> 도 2를 참조하면, 본 발명에 따른 슈미트 트리거 회로를 이용한 로직 저잡음 증폭회로(100)는, 슈미트 트리거 회로부(110)와, 저잡음 증폭 회로부(120)와, 통과 회로부(130)로 구성된다.
- <42> 먼저 슈미트 트리거 회로부(110)는 로직 IC(111)와, 제 1트랜지스터(Q1)로 구성된다.
- <43> 로직 IC(111)는 AGC 디텍터의 출력단에 입력단이 연결되어, 이로부터 출력되는 DC 입력 레벨과 기준 레벨을 비교하여 하이/로우 신호를 출력한다. 여기에서 로직 IC(111)의 기준 레벨은 하이 신호 출력시의 기준 레벨과 로우 신호 출력시의 기준 레벨이 서로 다르되, 로우 신호의 출력시 기준 레벨이 하이 신호의 출력시 기준 레벨보다 높도록 하여 도 3에 도시된 바와 같은 히스테리스 특성을 가지도록 한다.
- <44> 제 1트랜지스터(Q1)는 로직 IC(111)로직 IC의 출력단에 베이스와 에미터가 연결되고, 그 라운드에 컬렉터가 연결되어 로직 IC(111)의 출력 신호에 따라 스위칭된다.

- <45> 그리고 저잡음 증폭 회로부(120)는 제 2트랜지스터(Q2)와, 제 1다이오드(D1) 및 제 2다이오드(D2)로 구성된다.
- <46> 제 2트랜지스터(Q2)는 FET이고, 제 1패스에 게이트와 드레인이 각각 연결되고, 그라운드에 소스가 접지되며, 제 1트랜지스터(Q1)의 에미터에 게이트 및 드레인이 각각 병렬 연결되어 제 1트랜지스터(Q1)의 스위칭에 따라 동작되어 안테나(ANT)를 통해 입력되는 RF 신호를 증폭하여 출력한다.
- <47> 제 1다이오드(D1)는 안테나(ANT)와 제 2트랜지스터(Q2)의 게이트 사이에 캐소드와 애노드가 연결되어 제 1트랜지스터(Q1)의 스위칭에 따라 스위칭된다.
- <48> 제 2다이오드(D2)는 제 1트랜지스터(Q1)의 드레인과 입력 동조기(도시 생략) 사이에 캐소드와 애노드가 연결되어 제 1트랜지스터(Q1)의 스위칭에 따라 스위칭된다.
- <49> 또한 통과 회로부(130)는 제 3다이오드(D3)와 제 4다이오드(D4)로 구성된다.
- <50> 제 3다이오드(D3)는 제 2패스와 로직 IC(111)의 연결 노드(a) 사이에 캐소드와 애노드가 연결되어 로직 IC(111)의 출력 신호에 따라 스위칭된다.
- <51> 제 4다이오드(D4)는 로직 IC(111)의 연결 노드(a)와 입력 동조기 사이에 캐소드와 애노드가 연결되어 로직 IC(111)의 출력 신호에 따라 스위칭된다.
- <52> 이하 본 발명에 따른 슈미트 트리거 회로를 이용한 로직 저잡음 증폭회로의 동작을 도 2 내지 도 4를 참조하여 상세하게 설명하면 다음과 같다.
- <53> 도 4는 본 발명에 따른 슈미트 트리거 회로를 이용한 로직 저잡음 증폭회로의 히스테리시스 곡선과 AGC 전압과의 동작 특성 곡선을 나타낸 그래프이고, 도 5는 본 발명에 따른 슈미트

트리거 회로를 이용한 로직 저잡음 증폭회로의 특성 및 통과 특성 이득 곡선을 나타낸 그래프이다.

- <54> 먼저 AGC 레벨이 상승되어 슈미트 트리거 회로부(110)의 로직 IC(111)로부터 하이 신호가 출력되면 슈미트 트리거 회로부(110)의 제 1트랜지스터(Q1)가 온된다. 그리고 이와 동시에 제 3다이오드(D3)와 제 4다이오드(D4)의 애노드는 하이 레벨이기 때문에 이들이 온가 되어 제 2패스는 단락된다.
- <55> 한편 제 1트랜지스터(Q1)가 온되면 제 2트랜지스터(Q2)의 게이트와 드레인에는 로우 레벨의 DC 전압이 인가되기 때문에 제 2트랜지스터(Q2)는 오프를 유지하고, 이로 인해 제 1다이오드(D1)와 제 2다이오드(D2)의 애노드에도 각각 로우 레벨의 전압이 인가되기 때문에 이들은 오프 상태를 유지하여 제 1패스는 개방된다.
- <56> 그리하여 안테나(ANT)를 통해 유입된 신호는 제 3다이오드(D3)와 제 4다이오드(D4)를 통해 제 2패스를 경유하여 입력 동조기(도시 생략)로 입력된다.
- <57> 반대로 AGC 레벨이 하강되어 로직 IC(111)로부터 로우 신호가 출력되면 제 3다이오드(D3)와 제 4다이오드(D4)가 오프되어 제 1패스는 개방되고, 이와 동시에 슈미트 트리거 회로부(110)의 제 1트랜지스터(Q1)가 오프된다.
- <58> 한편 제 1트랜지스터(Q1)가 오프되면 제 2트랜지스터(Q2)의 게이트와 드레인에는 하이 레벨의 DC 전압이 인가되기 때문에 제 2트랜지스터(Q2)는 턴-온되고, 이와 동시에 제 1다이오드(D1)와 제 2다이오드(D2)의 애노드에도 각각 하이 레벨의 전압이 인가되기 때문에 이들이 턴-온되어 제 1패스는 단락된다.

- <59> 그러면 안테나(ANT)를 통해 유입된 신호는 제 1패스를 통해 입력되고, 제 1다이오드(D1)를 통해 제 2트랜지스터(Q2)에서 증폭된 후, 증폭된 신호는 제 2다이오드(D2)를 거쳐 입력 동조기(도시 생략)로 입력된다.
- <60> 이때 로직 IC(111)는 도 3에 도시된 바와 같이 입력 신호가 V_{T-} 이하로 떨어질 때 출력(V_o)이 하이가 되고, 반대로 입력 신호가 차츰 높아져서 V_{T+} 이상이 되면 출력(V_o)이 로우가 되는 히스테리시스 곡선 특성을 갖고 있다.
- <61> 이렇게 되면 도 4에 도시된 바와 같이 히스테리시스 영역의 변화에 따라 튜너의 RF 증폭기의 이득 특성의 차이를 가지게 되어 로직 저잡음 증폭기의 온/오프시의 이득차에 의하여 강전계 또는 약전계시에도 이득 제어가 가능하도록 한다.
- <62> 도 4 및 5를 참조하여 이를 보다 상세하게 설명하면, 도 4의 히스테리시스 곡선에서 V_i 가 증가 하여 V_{T+} 까지 올 때 V_o 는 로우로 떨어지고 제 1트랜지스터(Q1)가 오프되어 전류가 흐르지 않기 때문에 제 2트랜지스터(Q2)에 DC 바이어스가 공급되어 입력 신호를 증폭을 하게 된다. 이때 제 1, 2다이오드(D1, D2)는 온되고, 제 3, 4다이오드(D3, D4)는 오프된다.
- <63> 반대로 V_i 가 감소하여 V_{T-} 에 오게 되면, 출력(V_o)는 하이가 되어 제 1트랜지스터(Q1)가 온되어 이의 에미터로 전류가 흐르게 되어 제 2트랜지스터(Q2)로는 DC 바이어스가 공급되지 않아 오프된다. 이때 제 1, 2다이오드(D1, D2)도 오프되고, 제 3, 4다이오드(D3, D4)는 온되어 입력 신호는 제 3, 4다이오드(D3, D4)를 통하여 흐르게 된다. 이때는 강 입력 상태일 때이며, 제 1, 2다이오드(D1, D2)의 RS값에 의하여 일정한 감쇄 특성을 갖게 된다(약 3dB).

<64> 이를 다시 정리하면, 약신호 시는 저잡음 증폭기의 이득 특성만큼의 선택도가 좋아지고, 강전계 신호시에는 통과 감쇄 특성에 의하여 AGC 감소(Reduction) 특성이 좋아지게 되어 더 좋은 선택도를 가지게 된다.

【발명의 효과】

<65> 이상에서 설명한 바와 같이 본 발명에 따른 슈미트 트리거 회로를 이용한 로직 저잡음 증폭회로에 의하면, 슈미트 트리거 회로의 히스테리시스 특성을 이용하여 강전계 신호 및 약전계 신호의 입력시에 모두 튜너의 RF 증폭기의 이득을 제어할 수 있도록 함으로써 강, 약전계 신호의 입력과 관계없이 최적의 수신 선택도를 가질 수 있다.

【특허청구범위】

【청구항 1】

안테나와, 저잡음 증폭회로와, 입력 동조기와, RF 증폭기와, RF 동조기와, 믹서와, 국부 발진기와, IF 증폭기와, AGC 디텍터를 포함하는 튜너에 있어서,

상기 저잡음 증폭회로는,

상기 AGC 디텍터로부터 출력되는 DC 입력 레벨과 기준 레벨을 비교하여 비교 결과에 따라 반전 신호를 출력하는 슈미트 트리거 회로부와,

상기 슈미트 트리거 회로부로부터 출력되는 신호에 따라 스위칭되어 약신호 입력시 상기 안테나를 통해 입력되는 RF 신호를 증폭시켜 상기 안테나에서 상기 입력 동조기로 직렬 연결된 제 1패스를 통해 출력하는 저잡음 증폭 회로부와,

상기 슈미트 트리거 회로부로부터 출력되는 신호에 따라 스위칭되어 강신호 입력시 상기 안테나를 통해 입력되는 RF 신호를 상기 안테나에서 상기 입력 동조기로 병렬 연결된 제 2패스를 통해 통과시키는 통과 회로부를 포함하는 것을 특징으로 하는 슈미트 트리거 회로를 이용한 로직 저잡음 증폭회로.

【청구항 2】

제 1 항에 있어서,

상기 슈미트 트리거 회로부는,

상기 AGC 디텍터의 출력단에 입력단이 연결되어, 이로부터 출력되는 DC 입력 레벨과 기준 레벨을 비교하여 하이/로우 신호를 출력하는 로직 IC와,

상기 로직 IC의 출력단에 베이스와 에미터가 연결되고, 그라운드에 컬렉터가 연결되어 상기 로직 IC의 출력 신호에 따라 스위칭되는 제 1트랜지스터를 포함하는 것을 특징으로 하는 슈미트 트리거 회로를 이용한 로직 저잡음 증폭회로.

【청구항 3】

제 2 항에 있어서,

상기 로직 IC의 기준 레벨은,

하이 신호 출력시의 기준 레벨과 로우 신호 출력시의 기준 레벨이 서로 다르되, 로우 신호의 출력시 기준 레벨이 하이 신호의 출력시 기준 레벨보다 높도록 하여 히스테리시스 특성을 가지도록 하는 것을 특징으로 하는 슈미트 트리거 회로를 이용한 로직 저잡음 증폭회로.

【청구항 4】

제 2 항에 있어서,

상기 저잡음 증폭 회로부는,

FET이고, 제 1패스에 게이트와 드레인이 각각 연결되고, 그라운드에 소스가 접지되며, 상기 제 1트랜지스터의 에미터에 게이트 및 드레인이 각각 병렬 연결되어 상기 제 1트랜지스터의 스위칭에 따라 동작되어 상기 안테나를 통해 입력되는 RF 신호를 증폭하여 출력하는 제 2트랜지스터와,

상기 안테나와 상기 제 2트랜지스터의 게이트 사이에 캐소드와 애노드가 연결되어 상기 제 1트랜지스터의 스위칭에 따라 스위칭되는 제 1다이오드와,

상기 제 1트랜지스터의 드레인과 상기 입력 동조기 사이에 캐소드와 애노드가 연결되어 상기 제 1트랜지스터의 스위칭에 따라 스위칭되는 제 2다이오드를 포함하는 것을 특징으로 하는 슈미트 트리거 회로를 이용한 로직 저잡음 증폭회로.

【청구항 5】

제 2 항에 있어서,

상기 통과 회로부는,

상기 제 2패스와 상기 로직 IC의 연결 노드 사이에 캐소드와 애노드가 연결되어 상기 로직 IC의 출력 신호에 따라 스위칭되는 제 3다이오드와,

상기 로직 IC의 연결 노드와 상기 입력 동조기 사이에 캐소드와 애노드가 연결되어 상기 로직 IC의 출력 신호에 따라 스위칭되는 제 4다이오드를 포함하는 것을 특징으로 하는 슈미트 트리거 회로를 이용한 로직 저잡음 증폭회로.

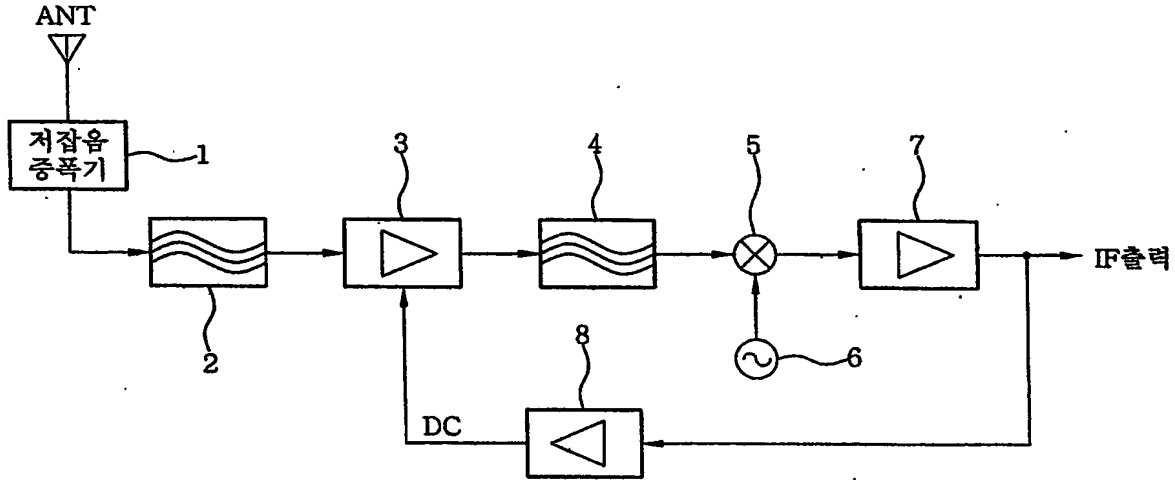
【청구항 6】

저잡음 증폭회로와, 입력 동조기와, RF 증폭기와, RF 동조기와, 믹서와, 국부 발진기와, IF 증폭기와, AGC 디텍터를 포함하는 튜너의 제어 방법에 있어서,

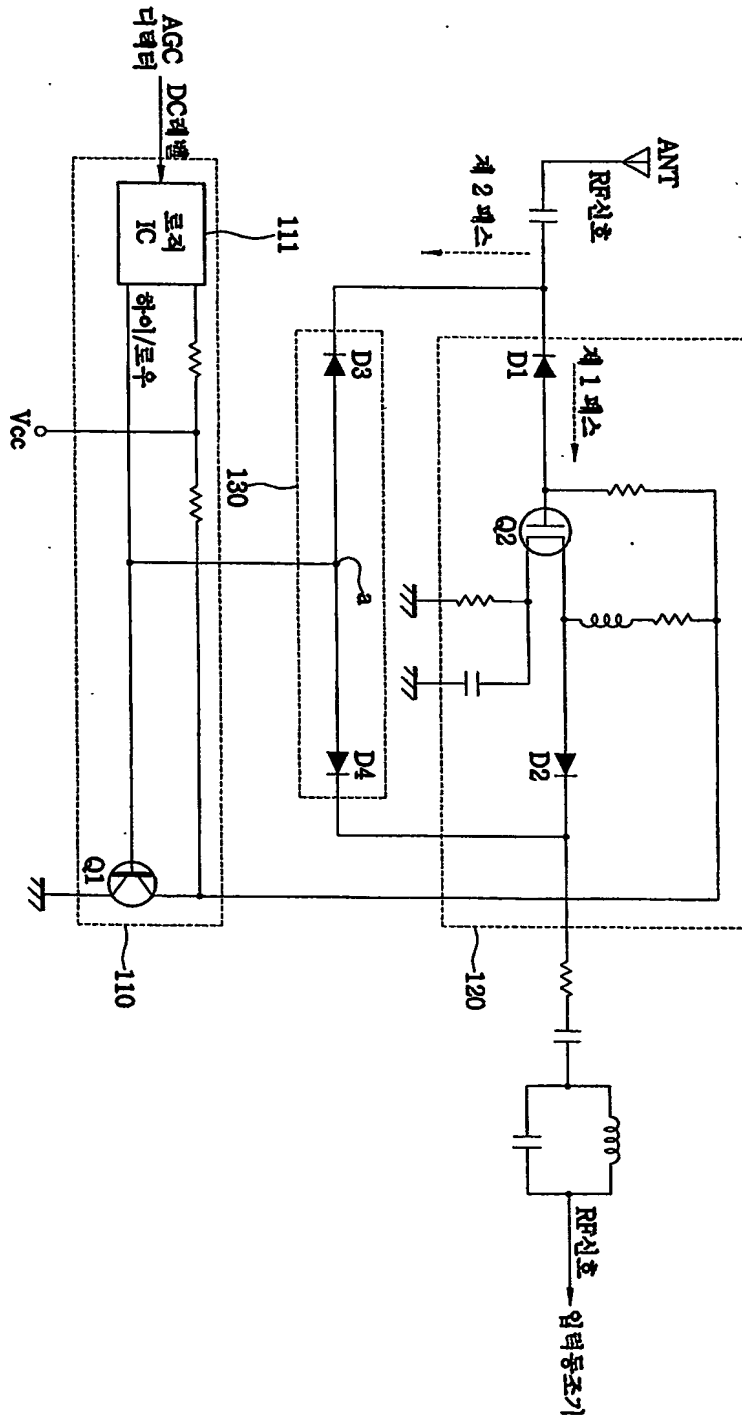
상기 저잡음 증폭회로에서 상기 AGC 디텍터로부터 출력되는 DC 레벨과 기준 레벨을 비교하여 하이/로우 신호를 출력하되, 하이 신호 출력시의 기준 레벨과 로우 신호 출력시의 기준 레벨이 서로 다르고, 로우 신호의 출력시 기준 레벨이 하이 신호의 출력시 기준 레벨보다 높도록 하여 히스테리시스 특성을 가지도록 하는 것을 특징으로 하는 슈미트 트리거 회로를 이용한 로직 저잡음 증폭회로의 증폭 방법.

【도면】

【도 1】

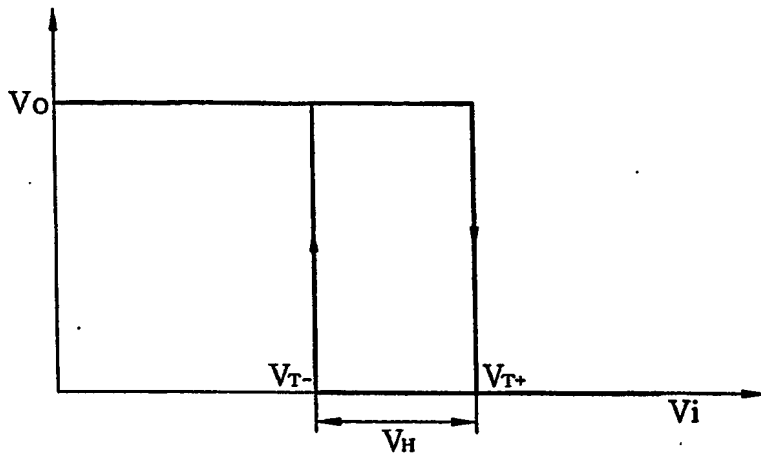


【도 2】

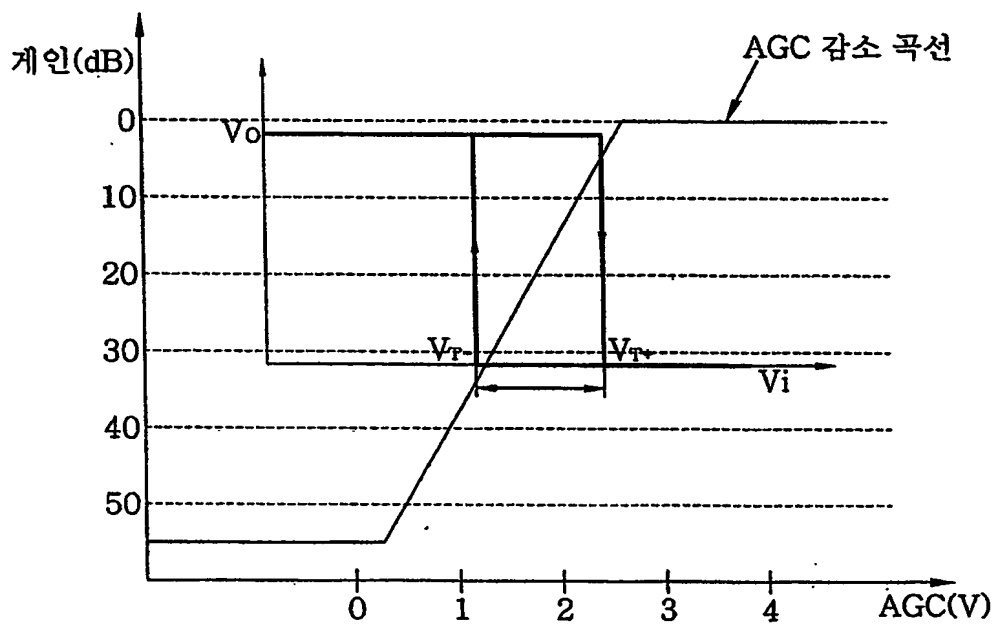


100

【도 3】



【도 4】



【도 5】

